

Fehlertolerante verteilte Systeme aus Standardkomponenten

Peter F. Elzer, München

Vorbemerkung des Autors:

Sehr geehrte Damen und Herren,

leider bin ich wegen eines kleinen Unfalls nicht in der Lage, diesen Vortrag selbst zu halten.

Ich bedanke mich deshalb ganz herzlich bei Herrn Kollegen Halang, dass er sich die Mühe macht, diese Gedankenskizze hier vorzustellen.

P. Elzer

Sinn des Vorschlags:

Es handelt sich nicht um die Vorstellung eines durchentwickelten neuen fehlertoleranten Systems, sondern um einen Denkansatz, wie man das Thema einmal anders (und kostengünstiger) angehen könnte.

Ausgangspunkt des Autors:

Die bisher üblichen Konzepte (meist auf der Basis von Redundanz) enthalten immer noch Komponenten, die nicht redundant ausgeführt sind und deshalb kritische Teile darstellen (z.B. „Vergleicher“).

Eine frühe Ausnahme zeigt Abb. 1 .

Außerdem sind sie meist Spezialentwicklungen.

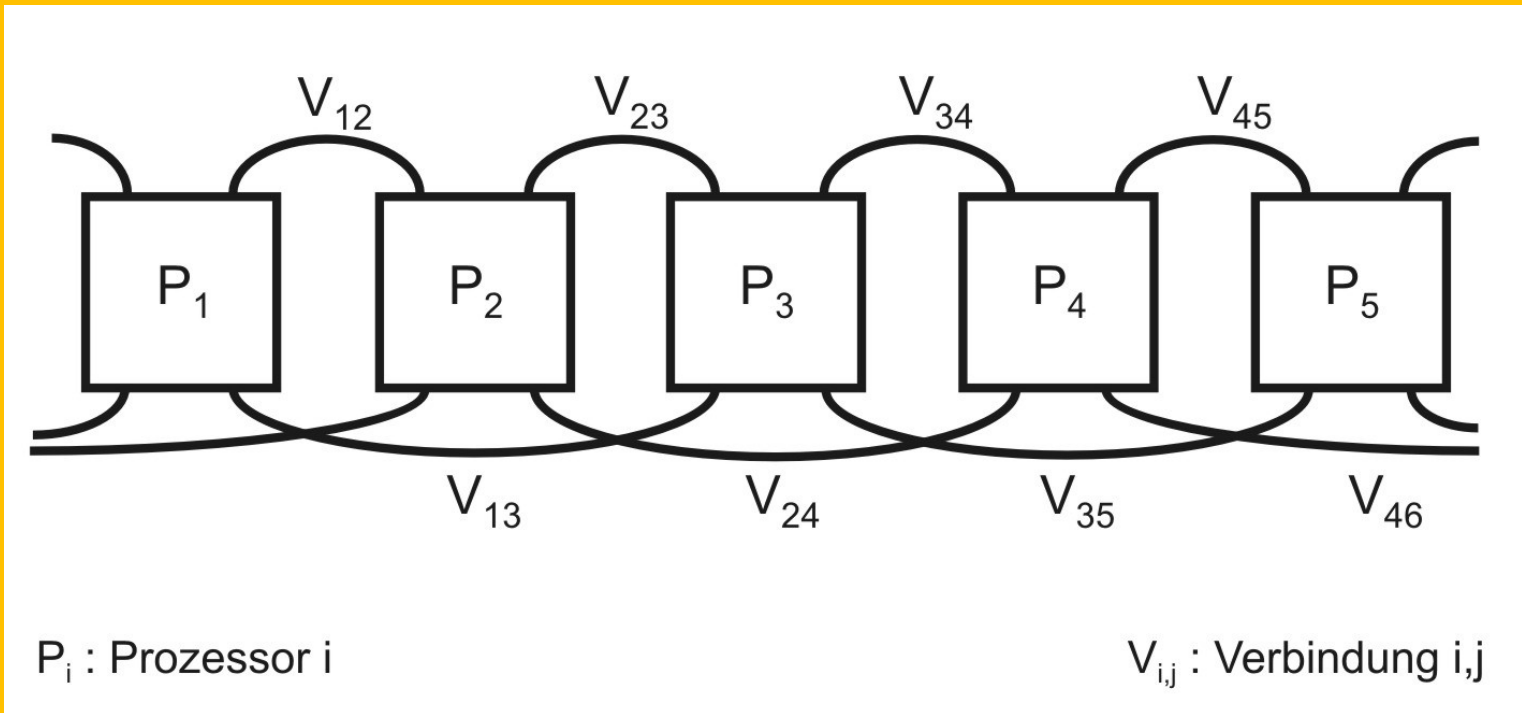


Abb. 1: Beispiel einer fehlertoleranten Systemstruktur (nach Maehle [2])

Standardplatinen („SBC s“) haben heute aber üblicherweise schon mehrere Anschlüsse an Bussysteme verschiedenen Typs, z.B.

- einen schnellen Parallelbus und**
- einen ergänzenden seriellen Bus.**

Damit lassen sich verschiedene Systemstrukturen mit unterschiedlichen Graden an Fehlertoleranz aufbauen (Abb. 2 – 4).

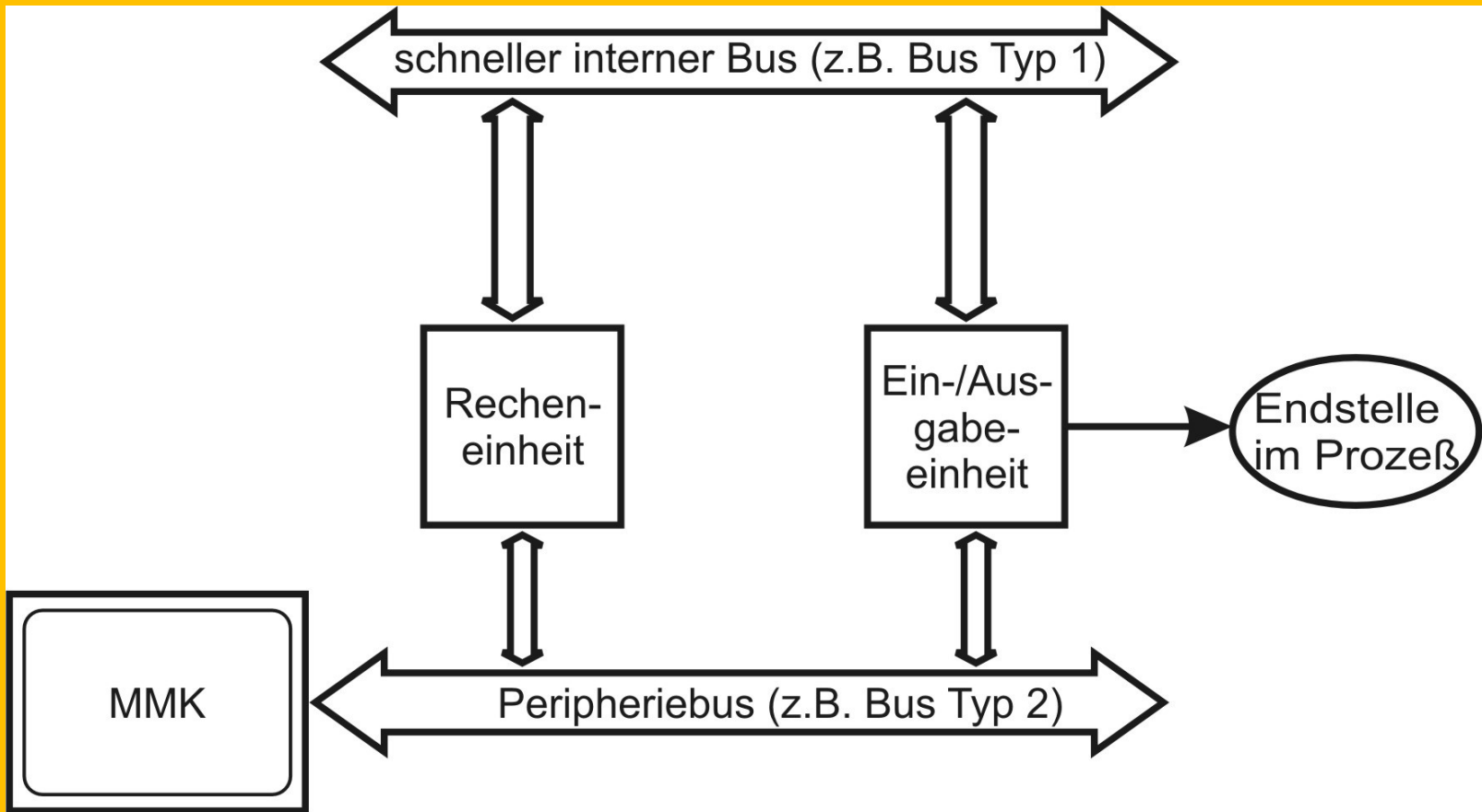


Abb. 2: Einfaches busbasiertes System

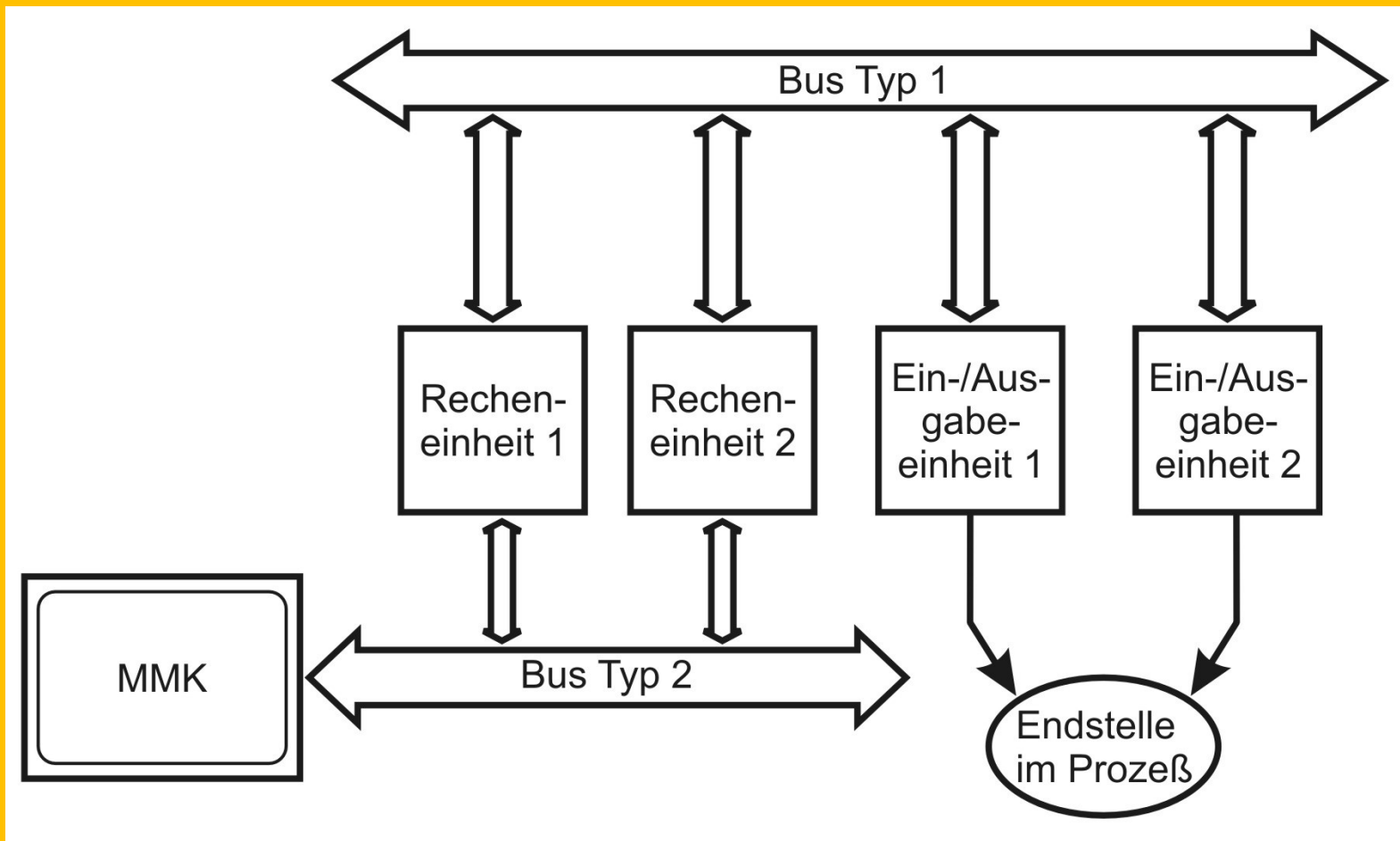


Abb. 3: Einfaches busbasiertes System mit Redundanz

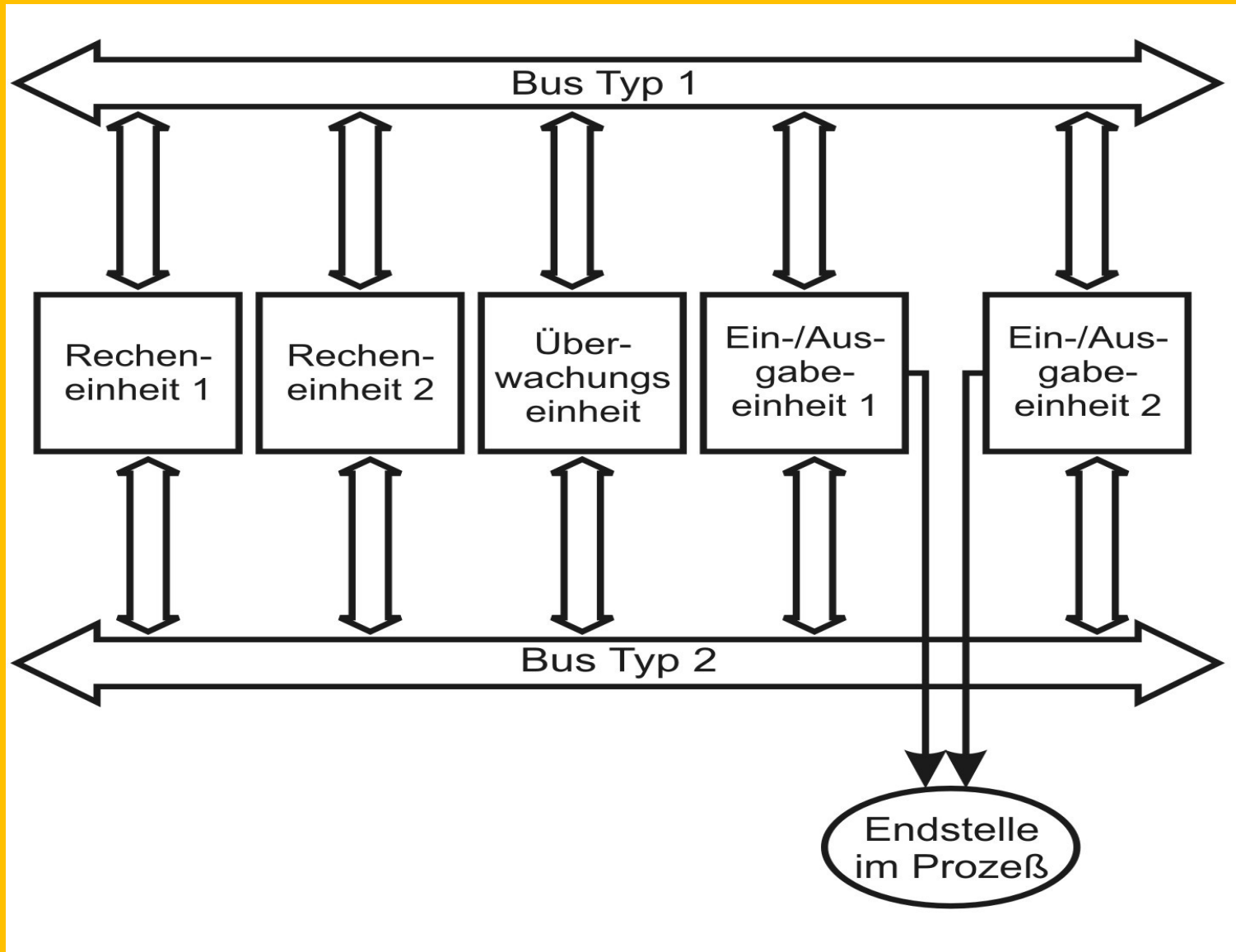


Abb. 4: Fehlertolerantes System mit Überwachungseinheit

Doch um Fehler im Sinne von Fehlertoleranz kompensieren zu können, muß man sie erst einmal erkennen.

Dazu wird die Verwendung von Prüfschleifen vorgeschlagen, die als Hintergrundlast dauernd ausgeführt werden.

Ihre Funktionsweise ist in Tabelle 1 näher beschrieben.

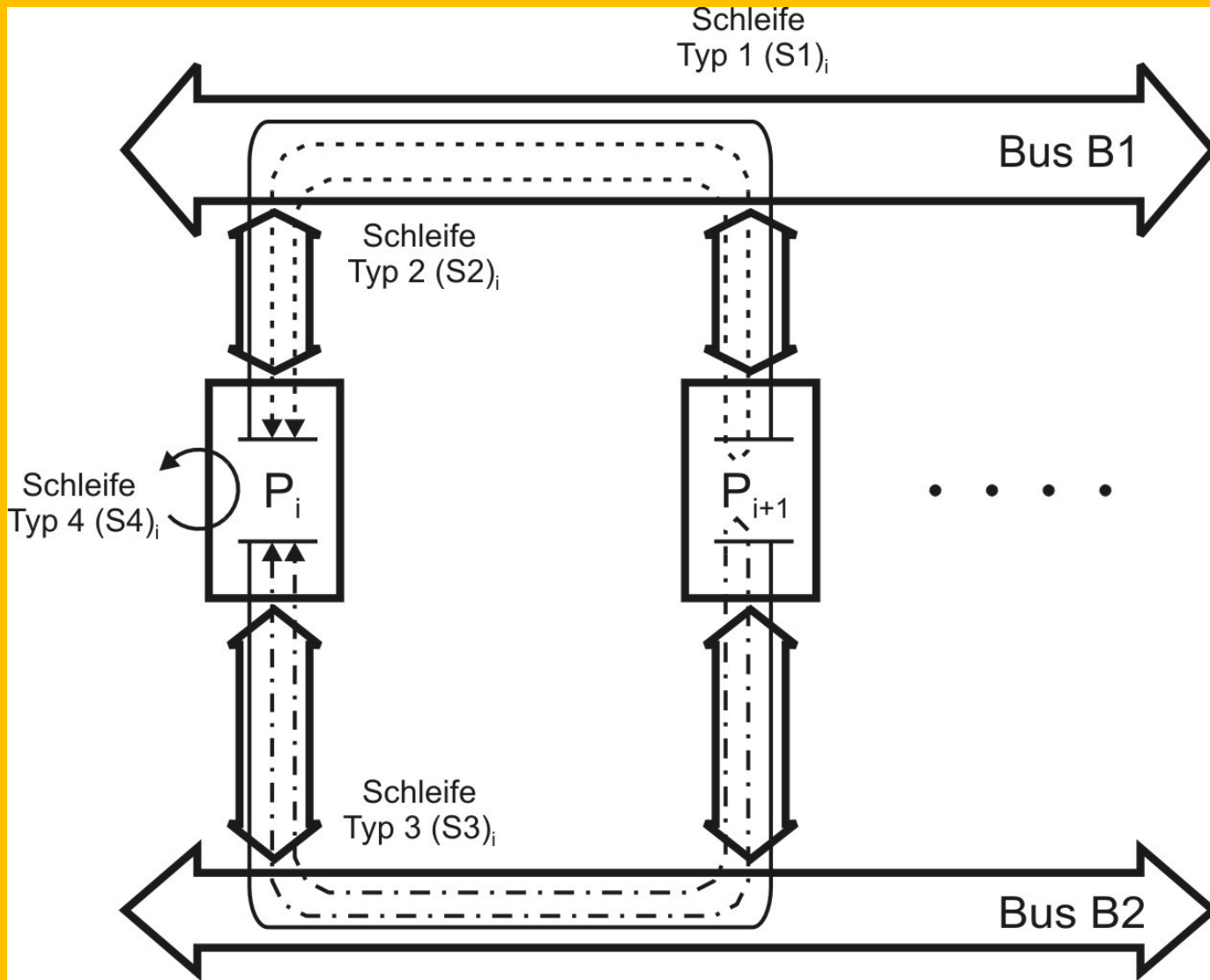


Abb. 5: Prüfschleifen zur Fehlererkennung

Typ	Prüfweg	Ergebnis	Diagnose	Reaktion
(S1) _i	$P_i \rightarrow B1 \rightarrow P_{i+1} \rightarrow B2 \rightarrow P_i$	korrekt	alle Elemente arbeiten korrekt	weiter mit (S1) _{i+1}
		falsch	irgendein Element auf dem Prüfweg ist fehlerhaft	weiter mit (S2) _i
(S2) _i	$P_i \rightarrow B1 \rightarrow P_{i+1} \rightarrow B1 \rightarrow P_i$	korrekt	Fehler auf B2	Abschaltbefehl für B2; Meldung an Leitstelle; Umkonfiguration
		falsch	Fehler in $P_i / B1 / P_{i+1}$	weiter mit (S3) _i
(S3) _i	$P_i \rightarrow B2 \rightarrow P_{i+1} \rightarrow B2 \rightarrow P_i$	korrekt	Fehler auf B1	Abschaltbefehl für B1; Meldung an Leitstelle; Umkonfiguration
		Falsch	Fehler in P_i / P_{i+1}	weiter mit (S4) _i
(S4) _i	Selbsttest P_i	korrekt	Fehler in P_{i+1}	Abschaltbefehl für P_{i+1} ; Meldung an Leitstelle; Umkonfiguration
		fehlerhaft	Fehler in P_i	Abschaltbefehl für P_i ; Meldung an Leitstelle; Umkonfiguration

Tabelle 1: Prüfschleifen und ihre Auswertung

Einige Vorteile des vorgeschlagenen Ansatzes:

- Kostenersparnis durch Standardbaugruppen**
- Erleichterung der Ersatzteilbeschaffung**
- viele Möglichkeiten für Diversität**
- etc.**

**Der Verfasser würde sich sehr freuen,
wenn eine Diskussion über diesen
Vorschlag zu Stande käme.**

Email: elzer.home@t-online.de

Ende